

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-257229  
(43)Date of publication of application : 11.09.1992

(51)Int.Cl.

H01L 21/336  
H01L 29/784  
G02F 1/1343  
G02F 1/136

(21)Application number : 03-018850  
(22)Date of filing : 12.02.1991

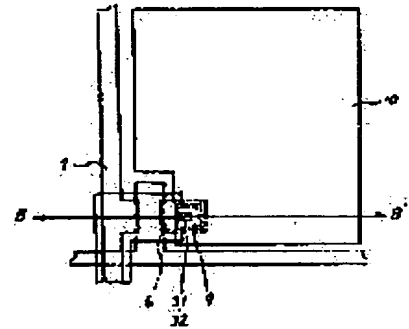
(71)Applicant : OKI ELECTRIC IND CO LTD  
(72)Inventor : NOMOTO TSUTOMU  
KOIZUMI MASUMI  
ITO HIROSHI  
SHIMIZU MARI

### (54) MANUFACTURE OF LIQUID CRYSTAL DISPLAY

#### (57)Abstract:

PURPOSE: To accurately detect an etching end point of a surface protective film (SiNx film) at the time of manufacturing an a-Si TFT array board.

CONSTITUTION: A hole is opened partly at a source electrode 6 at the time of forming source-drain electrodes so that a base of the hole becomes an a-Si semiconductor layer. When a surface protective film is etched to form a contact hole 9, etching of the a-Si semiconductor layer of the base of the hole is confirmed by a metallic microscope as an etching end point of the protective film.



### LEGAL STATUS

[Date of request for examination]  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

ANNUAL REPORT OF THE COMMISSIONER OF THE GENERAL LAND OFFICE

FOR THE YEAR ENDING 1904

1905

1906

1907

1908

1909

1910

1911

1912

1913

1914

1915

1916

1917

1918

1919

1920

1921

1922

1923

1924

1925

1926

1927

1928

1929

1930

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-257229

(43) 公開日 平成4年(1992)9月11日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/336 29/784				
G 0 2 F 1/1343 1/136	5 0 0	9018-2K 9018-2K 9056-4M	H 0 1 L 29/ 78	3 1 1 Y
審査請求 未請求 請求項の数1(全 5 頁)				

(21) 出願番号 特願平3-18850

(22) 出願日 平成3年(1991)2月12日

(71) 出願人 000000295

沖電気工業株式会社  
東京都港区虎ノ門1丁目7番12号

(72) 発明者 野本 勉

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

(72) 発明者 小泉 真澄

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

(72) 発明者 伊藤 浩志

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

(74) 代理人 井理士 杉山 猛 (外3名)

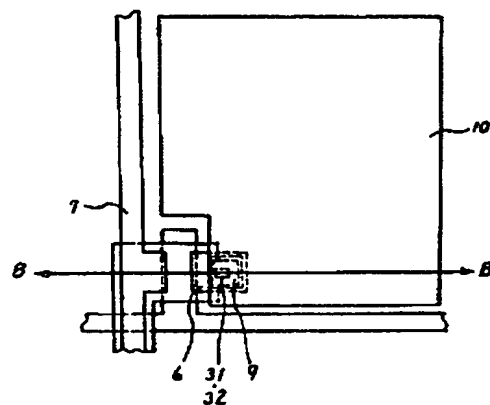
最終頁に続く

(54) 【発明の名称】 液晶ディスプレイの製造方法

(57) 【要約】

【目的】 a-Si TFTアレイ基板の製造時に表面保護膜 (S i N x 膜) のエッチングエンドポイントを正確に検出する。

【構成】 ソースドレイン電極形成時に、ソース電極6の一部に穴を開けて、穴の下地がa-Si半導体層なるようにする。そして、コンタクトホール9を形成するため表面保護膜のエッチングを行うときに、穴の下地のa-Si半導体層がエッチングされたことを金属顕微鏡で確認し、表面保護膜のエッチングエンドポイントとする。



- 6: ソース電極
- 7: ドレイン電極
- 9: コンタクトホール
- 10: 透明電極
- 31: a-Si層
- 32: 穴

## 【特許請求の範囲】

【請求項1】 透光性絶縁基板上にゲート電極、ゲート絶縁膜、アモルファスシリコン半導体層、ソースドレイン電極、表面保護膜、及び透明電極を積層したアモルファスシリコン薄膜トランジスタアレイ基板を備えた液晶ディスプレイの製造方法において、(a)前記ソースドレイン電極形成時に、ソース電極の一部に穴を開けて下地が前記アモルファスシリコン半導体層になるようにし、(b)コンタクトホール形成のため前記表面保護膜のエッチングを行うときに、前記穴の下地のアモルファスシリコン半導体層の露出により前記表面保護膜のエッチングの完了を検出することを特徴とする液晶ディスプレイの製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、アクティブマトリックス液晶ディスプレイの製造方法、特に、アモルファスシリコン薄膜トランジスタアレイ基板の製造方法に特徴を有する液晶ディスプレイの製造方法に関するものである。

## 【0002】

【従来の技術】従来、この種の分野の技術としては、例えば、図3及び図4に示されるものが知られている。図3は従来のアモルファスシリコン薄膜トランジスタ(以下、a-SiTFTという)アレイ基板の構造を示す平面図、図4は同A-A'における断面図である。

【0003】以下、図3及び図4に基づいて、従来のアクティブマトリックス液晶ディスプレイの製造方法を説明する。まず、アクティブマトリックス液晶ディスプレイの下側基板となるa-SiTFT基板(下基板)は、ガラス基板11の上にタンタル(Ta)よりなる金属層をスパッタ又は蒸着により0.1~0.3 $\mu$ m程度成膜し、その後ホトリソエッチングにより所定の形状に加工することでゲート電極12を形成する。そして、所定のパターンでTa膜表面を陽極化することで第一層目のゲート絶縁膜となる酸化タンタル(TaOx)膜13を0.1~0.2 $\mu$ mの程度の膜圧で形成する。

【0004】次に、NH<sub>3</sub>とSiH<sub>4</sub>ガスを主成分とするプラズマCVD法(以下、PCVD法という)によりシリコン窒化膜(SiNx膜)を基板全面に膜圧0.1~0.4 $\mu$ m程度堆積させて第二ゲート絶縁膜14を形成し、次いで、SiH<sub>4</sub>ガスを主成分とするPCVD法によりa-Siを基板全面に膜圧0.05~0.2 $\mu$ m程度堆積させた後所定の形状に加工して半導体層15を形成する。第二ゲート絶縁膜14はエッチングせずに、基板全面に残す。

【0005】次に、アルミニウム(Al)、クロム(Cr)、ニクロム(NiCr)等よりなる金属層をスパッタ又は蒸着により0.3~1.0 $\mu$ m程度成膜し、それを所定の形状に加工することで、ソース電極16及びド

レイン電極17を形成する。そして、PCVD法によりシリコン窒化膜(SiNx膜)等からなる表面保護膜18を形成する。

【0006】その後、ソース電極16と次に形成する透明表示電極20との導通のためのコンタクトホール19を表面保護膜18の所定部分に形成する。そして、ITO(Indium Tin Oxide)をスパッタ又は蒸着により0.1 $\mu$ m程度基板全面に成膜した後、所定の形状に加工することで、表示用電極となる透明電極20を形成する。

【0007】以上の透明電極とa-SiTFTとを2次元的に配置することで、液晶用a-SiTFTアレイ基板を完成する。このTFTアレイ基板上に膜厚0.1 $\mu$ mのポリイミドよりなる有機膜を形成し、ラビング処理することで、配向処理膜を形成する。その後、セル間隔を均一に形成、保持するために直径3~10 $\mu$ mのスペーサを配向処理膜上に散布することで下基板が完成する。

【0008】一方、対向電極基板(上基板)は、以下に示すように形成される。まず、ガラスの上に膜厚0.1 $\mu$ m程度のITO膜よりなる対向透明電極をスパッタ又は蒸着と加工により所定の形状に形成する。次に、光の漏れを防止しコントラストを向上させるためのブラックマトリックス層を形成する。この対向電極上に膜厚0.1 $\mu$ m程度のポリイミドよりなる有機膜を形成し、ラビング処理することで配向処理膜を形成する。さらに、膜厚のスクリーン印刷法により膜厚5~20 $\mu$ mのシール層を所定のパターンで形成することで上基板が完成する。

【0009】上下の基板が完成したら、シール層を挟んでシール層により上下基板を位置合わせし、貼り合わせ、加圧固定し、シール層を加熱硬化させる。さらに、シール層の内側を真空脱気した後、所定の注入口より液晶を注入する。最後に注入口を封止し、偏光膜を所定の位置に貼り付けることでa-SiTFTを用いた液晶ディスプレイが完成する。

## 【0010】

【発明が解決しようとする課題】しかしながら、上記構成の液晶ディスプレイの製造方法においては、表面保護膜であるSiNx膜を完全に除去できたかどうかなどの、SiNxの穴開け加工のエンドポイントの確認が困難であるという問題点があった。これはSiNx膜自体が透明であるため、顕微鏡での確認が正確でないこと、また、穴の寸法が約10 $\mu$ m×10 $\mu$ m、又はそれ以下と微小であるため、針などで電氣的に確認できないなどが原因である。

【0011】このため、どうしてもオーバーギみにエッチングするわけで、これによりコンタクトホールの穴が大きめとなりやすい。この大きめの穴は、その後の透明電極ITOの段切れの原因となりやすいなど表示欠陥が発

生しやすいという問題点があった。そして、これを解決するためには、あらかじめパターンに余裕を持たせて設計すると、光を透過できるITO膜の領域が低下する。つまり、パネルとしての開口率が低下し、透過型で用いた場合には液晶パネルの輝度が低下するという問題がある。この傾向は、大面積表示、大容量表示、高精細表示となるに従って顕著となる。これは、大面積になるに従って、SiNx膜厚分布、エッチング等の加工分布などが大(ばらつき大)となることその他、高精細化に伴いコンタクトホール寸法の小さくなることによる。

【0012】本発明は、上記問題点を解決して、表示品質の低下のない優れたアクティブマトリックス液晶ディスプレイの製造方法を提供することを目的とする。

【0013】

【課題を解決するための手段】前記問題点を解決するために、本発明は、透光性絶縁基板上にゲート電極、ゲート絶縁膜、a-Si半導体層、ソースドレイン電極、表面保護膜、及び透明電極を積層したa-SiTFTアレイ基板を備えた液晶ディスプレイの製造方法において、前記ソースドレイン電極形成時に、ソース電極の一部に穴を開けて下地が前記a-Si半導体層になるようにし、コンタクトホール形成のため前記表面保護膜のエッチングを行うときに、前記穴の下地のa-Si半導体層の露出により前記表面保護膜のエッチングの完了を検出する、すなわち穴の下地であるa-Siがエッチングされた時をエッチングエンドポイントモニターとして歩留り良好に、液晶ディスプレイを製造するように構成したものである。

【0014】なお、本発明においては、a-SiTFTのソースドレイン電極のうち透明電極に接続する電極をソース電極と称している。

【0015】

【作用】本発明によれば、以上のように液晶ディスプレイの製造方法を構成したので、表面保護膜のエッチングが完了し、さらにエッチングすると穴の下地であるa-Siがエッチングされて、表面保護膜のエッチングが完了したことが、金属顕微鏡で確認できる。これは、a-Siが透明ではなく、茶色の色を有していることによる。このa-Siの色変化を、表面保護膜のエッチングのエンドポイントとする。

【0016】

【実施例】以下、本発明の実施例について図面を参照しながら詳細に説明する。図1は、本発明の実施例によるa-SiTFT基板の構造を示す平面図、図2はその製造工程のB-B'における断面図である。以下、図1及び図2に基づいて本発明の実施例を説明する。

【0017】図2(a)に示されているように、ガラス基板1の上にゲート電極2、第一ゲート絶縁膜3、第二ゲート絶縁膜4、及びa-Si半導体層5を順次形成するまでの工程は従来と同一である。次に、図2(b)に

示されているように、アルミニウム(Al)等の膜よりなる金属層を、スパッタ又は蒸着により0.3~1.0μm程度基板全面に成膜する。その後ホトリソエッチングにより、ドレイン電極7及びソース電極6を同時に形成する。このとき、後工程で保護膜に穴を開けて形成するコンタクトホールの下地となるアルミニウム等からなるソース電極6の形成と同時に穴32を開け、かつそのソース電極穴32の下地がa-Si31となるようにする。

10 【0018】次に、図2(c)に示されているように、PCVD法によりシリコン窒化膜(SiNx)又はシリコン酸化膜などからなる表面保護膜8を成膜する。その後、ソースと次に形成するITO膜の導通のためのコンタクトホール9を表面保護膜8の所定部分に、CF<sub>4</sub>とO<sub>2</sub>の混合ガスを用いたドライエッチング、フッ酸系を用いたウェットエッチングの少なくとも1つの方法により形成する。このとき、表面保護膜8のエッチングが完了し、さらにエッチングすると穴32の下地であるa-Si31がエッチングされて、表面保護膜8のエッチングが完了したことが、金属顕微鏡で確認できる。これは、a-Siが透明ではなく、茶色の色を有していることによる。このa-Siの色変化を、表面保護膜8のエッチングのエンドポイントとする。

20 【0019】次に、図2(d)に示されているように、ITO膜をスパッタ又は蒸着により0.1μm程度基板全面に成膜する。そして、ホトリソエッチングにより透明電極10を形成する。以上により、透明電極付a-SiTFT基板が完成する。これ以後の工程、つまり対向電極基板(上基板)及びセル化工程は従来技術と同一である。

【0020】このようにして、液晶ディスプレイが完成する。なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づき種々の変形が可能であり、それらを本発明の範囲から排除するものではない。

【0021】

【発明の効果】以上詳細に説明したように、本発明によれば、表面保護膜をエッチングするときに、ソース電極に開けた穴の下地のa-Si層の色を検知することにより保護膜であるシリコン窒化膜又はシリコン酸化膜のエッチングのエンドポイントが確認できるため、次のような効果を奏することができる。

40 (1) 保護膜を極度にオーバーエッチングすることがなくなるため、ITO膜の段切れなくITO透明電極の加工ができる。したがって、点欠陥の大幅な低減ができ、歩留りの向上が実現できる。

(2) 必要以上に穴の寸法を広げることなく液晶パネルの作成ができるため、開口率の低下がなく、良好な輝度が得られる。

【図面の簡単な説明】

50 【図1】本発明の実施例によるa-SiTFT基板の構

造を示す平面図である。

【図2】本発明の実施例によるa-SiTFT基板の製造工程のB-B'における断面図である。

【図3】従来のa-SiTFT基板の構造を示す平面図である。

【図4】従来のa-SiTFT基板の構造を示すA-A'における断面図である。

【符号の説明】

1 ガラス基板

2 ゲート電極

3 第一ゲート絶縁膜

4 第二ゲート絶縁膜

5 a-Si半導体層

6 ソース電極

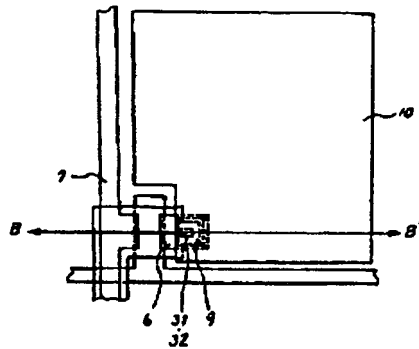
7 ドレイン電極

8 表面保護膜

9 コンタクトホール

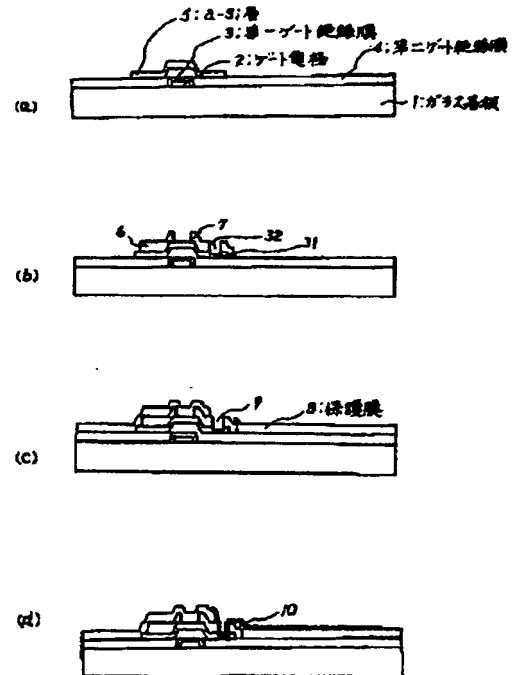
10 透明電極

【図1】

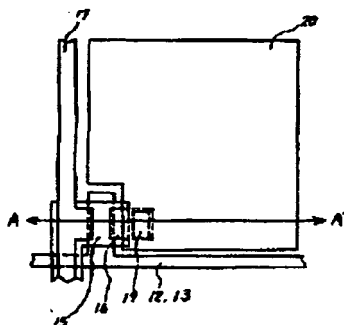


6: ソース電極  
7: ドレイン電極  
9: コンタクトホール  
10: 透明電極  
31: a-Si層  
32: 穴

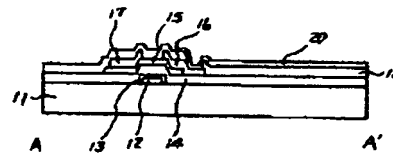
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 清水 マリ

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

